



Xicu Marí

Xicu Marí Prats

PERFIL

Ingeniero de investigación en el Barcelona Supercomputing Center, centrado en diseño digital RTL para aceleración hardware en RISC-V.

Capacidad para mejorar el rendimiento de sistemas y liderar equipos hacia objetivos técnicos, incluyendo liderazgo en Formula Student.

CONTACTO

Barcelona, España

hi@xicu.net

+34 609 21 44 44

linkedin.com/in/xicu

github.com/XicuM

https://xicu.net

INFORMACIÓN PERSONAL

Idiomas:

- **Catalan** (nativo)
- **Castellano** (nativo)
- **Inglés** (B2 certificated)

HABILIDADES CLAVE

Hardware y HDL

SystemVerilog Diseño FPGA

OpenPiton VHDL Vivado

Software y Herramientas

C/C++ Python Qt KiCad Git

Cadence Virtuoso

Soft Skills

Gestión de proyectos

Liderazgo de equipos

EXPERIENCIA PROFESIONAL

- **RESEARCH ENGINEER** **Dic 2024 - Actualidad**
HPDSA Group at Barcelona Supercomputing Center
 - Implementé e integré una Tensor Marshaling Unit, un acelerador novedoso de acceso-ejecución desacoplado, en el framework many-core OpenPiton.
 - Obtuve una mejora geométrica de 1.66x en la multiplicación SpMV (Sparse Matrix-Vector) mediante hardware-software co-design.
- **SOFTWARE ENGINEER TRAINEE** **Feb 2022 - Jul 2022**
Floox (Premium PSU) - L'Hospitalet de Llobregat
 - Desarrollé firmware embebido con C++ y Qt, junto con soluciones de automatización (scripts en Python) para estaciones de carga de vehículos eléctricos.

EXPERIENCIA ADICIONAL

- **FORMULA STUDENT ENGINEER & LEAD** **Feb 2022 - Sep 2024**
BCN eMotorsport (UPC) - Barcelona
 - **TEAM LEADER** **Sep 2023 - Sep 2024**
 - Colideré un equipo multidisciplinar de más de 50 miembros, logrando el primer puesto en la categoría Driverless de Formula Student Spain 2024.
 - Gestioné la organización del equipo, software de documentación, planificación de eventos, presupuestos y acuerdos de patrocinio.
 - Responsable del Design Event, consiguiendo el primer P1 de la historia del equipo en esta prueba.
 - **POWERTRAIN ENGINEER** **Feb 2022 - Sep 2024**
 - Implementé y validé control vectorial (FOC) en tiempo real utilizando una solución basada en FPGA para mejorar el rendimiento del tren de potencia.
 - Analicé el comportamiento de celdas de batería de litio para optimizar la fiabilidad de nuestro monoplaça.

FORMACIÓN ACADÉMICA

- **MÁSTER EN INGENIERÍA ELECTRÓNICA** **Sep 2022 - Sep 2025**
Universitat Politècnica de Catalunya
 - Nota media: 9.12/10. TFM (10/10 con honores): *Integrating the Tensor Marshaling Unit for Sparse Tensor Algebra with a RISC-V processor.*
- **GRADO EN INGENIERÍA ELECTRÓNICA** **Sep 2018 - Jun 2022**
DE TELECOMUNICACIÓN
Universitat Politècnica de Catalunya
 - Primero de la promoción (nota media: 9.15/10). 18 asignaturas con matrícula de honor.
 - TFG: *Implementació en FPGA d'un control de camp orientat amb debilitament de camp per motors IPMSM.*